

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-078113

(43)Date of publication of application : 18.03.1994

(51)Int.Cl.

H04N 1/04
H04N 1/028

(21)Application number : 04-344394

(71)Applicant : GOLD STAR CO LTD

(22)Date of filing : 24.12.1992

(72)Inventor : KIM JONG-JAE

(30)Priority

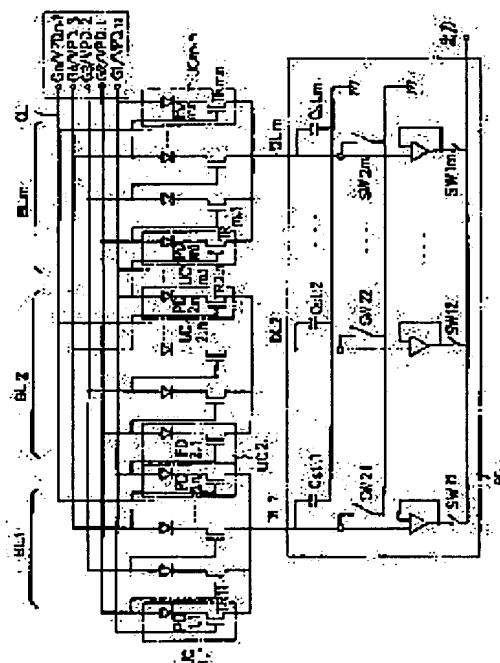
Priority number : 91 9124473 Priority date : 26.12.1991 Priority country : KR

(54) MODULE OF CONTACT VIDEO SENSOR

(57)Abstract:

PURPOSE: To improve the picture quality of a contact video sensor by removing crossover parts between data lines and between a data line and another metal line.

CONSTITUTION: Respective terminals of a driving circuit are connected to common lines (CL1 to CLn) which are connected to gates of switching elements of unit cells and anodes of photoelectric converting elements of the previous unit cells. All of the respective driving circuit terminals (G1/VPD.n to Gn/VPDn-1) generate reverse bias voltages. Unit cells of respective blocks accumulate photocharges corresponding to received light. Thus, by removing a crossover part between data lines and a crossover part between a data line and another metal line which are hardly removed by a matrix circuit wiring system, noise generation due to parasitic capacitance generated in such crossover parts can be removed to obtain the contact video sensor with high picture quality.



LEGAL STATUS

[Date of request for examination] 17.06.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2930824

[Date of registration] 21.05.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more blocks respectively changed with an image data in response to light including two or more unit cells which consist of one switching element and one optoelectric transducer, Two or more common lines connected with the optoelectric transducer of the unit cell before being a switching means of an unit cell by which one common line corresponds among two or more unit cells for every block, and said corresponding unit cell, Impressing the driver voltage of said optoelectric transducer to said two or more common lines The actuation circuit which impresses the driver voltage of said switching element to two or more common lines of each one by one with predetermined time, The data line according to block which transmits the image data outputted from the optoelectric transducer applicable to this switching element when said switching element drives, The module of the contact image sensor characterized by having the read-out circuit which reads the data transmitted through the data line according to said block.

[Claim 2] An optoelectric transducer is the module of the contact image sensor according to claim 1 characterized by being a photodiode.

[Claim 3] A switching element is the module of the contact image sensor according to claim 1 characterized by being TFT.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the module of the high-definition (High quality) contact image sensor from which the crossover between the metal lines which are the difficulties of a matrix circuit wiring method (cross over) was removed especially thoroughly about the module (Contact image sensormodule) of the contact image sensor which reads the alphabetic character and image on the document in facsimile or a personal computer.

[0002]

[Description of the Prior Art] Generally, when a contact image sensor mainly transmits and receives the content of a document in facsimile, it is the device used in order to sense the alphabetic character and image on a document, and the engine performance is influenced by whether an exact signal without a noise can be outputted by how much quick signal-processing time amount.

[0003] In recent years, since the linear contact image sensor of the matrix wiring method which consists of thin films by which the intensive development according to the information age is made could lead data only by one IC for lead-out (Read Out) and made the compact system, cost reduction of a sensor of it was completed, and improvement in a throughput of it was completed. Drawing 1 is the circuit diagram of the linear image sensor of the mainly used juxtaposition lead-out (Parallel read out) method conventionally.

[0004] Sign UC is a unit cell, and it is reflected from a document and it consists of a thin film transistor (Thin Film Transistor: TFT) (TR) which is a switching means for passing the photoelectrical load generated with the photodiode (PD) which is an optical sensing means for generating a photoelectrical load (Photo charge) in response to the light which is, and said this photodiode (PD) ON. It sets to a unit cell (UC) and is Sign Ci. Internal capacitance of a photodiode (PD) (capacitance) It is shown in equal circuit.

[0005] The linear image sensor of a juxtaposition lead-out method The block of the plurality for image recognition which has m unit cells (UC1-UCm) respectively and by which the linear array was carried out continuously (BL1-BLn), Each gate address line Under said two or more blocks (BL1-BLn), Connect with the gate where common connection of the m TFT(s) (TR1-TRm) of m unit cells (UC1-UCm) which constitute a corresponding block was made. Two or more gate address lines for impressing the bias generated from the actuation circuit (DC) to the corresponding block (GAL1-GALn), Each data line is respectively connected with the drain terminal of TFT (TR1-TRm) of n unit cells (UC1-UCm) of each block. It consists of two or more data lines (DL1-DLm) for transmitting the data simultaneously outputted from an applicable block to a read-out circuit (RC) during two or more blocks (BL1-BLn).

[0006] The photodiode (PD) of the unit cell (UC1.1-UCn.m) of the plurality [sensor / of the above-mentioned conventional structure / contact image] of two or more blocks (BL1-BLn) senses the light reflected from a document, and generates a photoelectrical load. At this time, it is impressed by applicable block during two or more blocks (BL1-BLn) through one applicable gate address line among two or more generated gate address lines (GAL1-GALn) from an actuation circuit (DC).

[0007] If it follows, for example, gate bias is impressed to the i-th block The address of the m unit cells (UCi.1-UCi.m) of the i-th block (BLi) is carried out simultaneously. m data are outputted to juxtaposition from one block (BLi), it is transmitted to a read-out circuit (RC) through m data lines (DL1-DLm), and a read-out circuit (RC) processes the data inputted through a data line (DL1-DLm).

[0008] If drawing 1 is referred to, there will be no partition of a block of a photodiode reverse bias (VPD), and it will be simultaneously impressed by n blocks through one photodiode reverse bias impression line (PBL).

[0009] Therefore, the photodiode (PD1.1-PDn.m) of two or more unit cells (UC1.1-UCn.m) which

constitute n blocks (BL1-BL n) Since all reverse biases (VPD) are impressed, a photodiode (PD1.1-PD n .m) generates a photoelectrical load with the intensity of light reflected from a document, and outputs only the pure photocurrent by the photoelectrical load.

[0010] In the image sensor, the crossover (a part) between data lines (DL) arose, it became the cross talk (crosstalk: crosstalk) and the cause of leak (leak) between data lines with the parasitism capacitance by such crossover, distortion and the noise of a data signal were generated, and the linear image sensor of the juxtaposition lead-out method of drawing 1 had the trouble that exact data were not obtained by this.

[0011] Moreover, the crossover (b part) between a gate address line (GAL) and a data line (DL) will occur, and parasitism capacitance will exist.

[0012] The parasitism capacitance by the crossover between a gate address line (GAL) and a data line (DL) is absorbed while a part being transmitted to a read-out circuit through a data line in a data signal charge, and output data become incorrectness.

[0013] And since fixed charge transfer time (Charge transfer time) was needed after gate bias was turned off in order to make the charge absorbed in such medium discharge further and to make it transmit to a read-out circuit (RC), there was a trouble of taking unnecessary data read-out time amount (Data read out time).

[0014] Drawing 2 is the linear image sensor circuit diagram of the conventional alternative lead-out method.

[0015] The linear image sensor of the alternative lead-out (Alternative Read out) method of drawing 2 is a sensor which made the trouble generated in the linear image sensor of the juxtaposition lead-out method of drawing 1 improve.

[0016] A unit cell (UC) consists of a photodiode for optical sensing (PD), and TFT for switching (TR), and the image sensor of drawing 2 has the structure where the linear array of m blocks (BL1-BL m) which have n unit cells (UC1-UC n) was carried out continuously.

[0017] The linear image sensor of drawing 2 has n gate address lines (GAL1-GAL n) corresponding to n unit cells (UC1-UC n) of each block (BL1-BL m), and has m data lines (DL1-DL m) corresponding to each block (BL1-BL m). In each block (BL1-BL m), common connection of the gate electrode of TFT (TR i .1-TR m . i) of the unit cell (UC i .1-UC m . i) arranged by the i -th is made. Namely, the inside of n gate address lines (GAL1-GAL n), It connects with the corresponding gate address line (GAL i), and for every block, common connection of the drain electrode of TFT of n unit cells is made, and it is connected with an applicable data line among m data lines (DL1-DL m).

[0018] Such an image sensor of structure senses the light in which the photodiode (PD1.1-PD m . n) of two or more unit cells (UC1.1-UC m . n) which constitute m blocks (BL1-BL m) is reflected from a document, and generates a photoelectrical load. One gate address line is chosen by the actuation circuit (DC) among two or more gate address lines (GAL1-GAL n), and TFT of the unit cell of each block corresponding to this selected gate address line is turned on.

[0019] Therefore, since data are outputted from the unit cell of each block corresponding to said selected gate address line, through each data line (DL1-DL m), the data with which one data per each block was selectively outputted, and was outputted selectively are impressed to a read-out circuit (RC), and are processed.

[0020] On the other hand, also in the image sensor of drawing 2, a photodiode reverse bias (VPD) does not have the partition of a block through one photodiode reverse bias impression line (PBL), and is impressed to the photodiode (PD1.1-PD m . n) of all unit cells (UC1.1-UC m . n) in common.

[0021] The inside of n unit cells (UC1-UC n) from which - image sensor of drawing 2 constitutes each block (BL1-BL m), Data are outputted from the i -th unit cell (UC i .1-UC n . i) per each block corresponding to one selected gate address line (GAL i). Since the data outputted from each block are outputted through the data line of each block and the crossover (a part) between data lines (DL) like drawing 1 does not occur, the parasitism capacitance by this does not exist.

[0022] However, like drawing 1, the parasitism capacitance by the crossover (c part of drawing 2) between a data line (DL) and a gate address line (GAL) still exists, a noise occurs in a data signal, and delay invites to the read-out time amount of unnecessary data.

[0023] On the other hand, with drawing 1, the parasitism capacitance according in difference to the crossover (drawing 2 d' part) between gate address lines (GAL) is formed. This parasitism capacitance is directly [a data line (DL)] unrelated, and there is no effect in a data signal as there is no short circuit (Short failure) generating.

[0024] Drawing 3 is the conventional Meander. It is the circuit diagram of the linear image sensor of a line method. Meander Common connection of the linear image sensor of a line method is made at the gate of

TFT (TR1-TR_m) of *m* unit cells (UC1-UC_m), and it is connected to one gate address line (GAL).

[0025] Therefore, since one gate address line (GAL) per block is connected, it consists of 38 gate address lines (GAL1-GAL38), and the address of the *m* unit cells (UC1-UC_m) is simultaneously carried out by making each block (BL) into a unit.

[0026] On the other hand, in *m* unit cells (UC1.1-UC38.*m*) which constitute 38 blocks (BL1-BL38) respectively, one unit cell per block is chosen, common connection of the drain terminal of TFT (TR) of 38 unit cells (UC) is made, and it forms one data line (DL).

[0027] It will be Meander if drawing 3 is referred to. The linear image sensor of structure The drain terminal of TFT of the unit cell arranged every 2 blocks in the same location is connected, and one data line (DL) of Meander structure is formed. The 1st data line (DL1) sets the approach of forming one data line to the 1st block (BL1). TFT of the 1st unit cell (UC1.1) (TR1.1), It sets to the 2nd block (BL2), and is TFT (TR2.*m*) of the *m*-th unit cell (UC2.*m*). -- In the 3rd block (BL37) In TFT (TR37.1) of **** 1 unit cell (UC37.1), and the 38th block (BL38), sequential connection of the drain terminal of the *m*-th unit cell (UC38.*m*) TFT (TR38.*m*) is carried out, and it is Meander. The data line of structure is formed.

[0028] On the other hand, if it sees on the basis of each block (BL), the drain terminal of *m* unit cells (UC1.1-UC38.*m*) which constitute 38 blocks (BL1-BL38) respectively will be respectively connected with *m* data lines (DL1-DL_m). In the 1st block (BL1), to the 1st unit cell (UC1.1), for example, the 1st data line (DL1) The 2nd data line (DL2) in the 2nd unit cell (UC1.2) -- The *m*-1st It is the *m*-1st to a unit cell (UC 1.*m*-1). The *m*-th data line (DL_m) is respectively connected with a data line (DL_m-1) and the *m*-th unit cell (UC1.*m*). In the 2nd block (BL2), in the 1st block, to the 1st unit cell (UC2.1) by the inverse ramp the *m*-th data line (DL_m) It is the *m*-1st to the 2nd unit cell (UC2.2). Data line (DL_m-1) -- The *m*-1st The 2nd data line (DL2) and the *m*-th unit cell (UC2.*m*) are respectively connected with the 1st data line (DL1) for a unit cell (UC 2.*m*-1).

[0029] If it puts in another way, in the odd-numbered block (BL1 and BL3 -- BL37), sequential connection of a data line (DL1-DL_m) and the unit cell (UC1-UC_m) will be carried out, and a data line (DL1-DL_m) and a unit cell (UC1-UC_m) will be connected with a reverse order in the even-numbered block (BL2 and BL4 -- BL38).

[0030] Therefore, in order to carry out read-out of the data of the odd-numbered [and] block [even-numbered] (BL1 and BL3 -- BL37) (BL2 and BL4 -- BL38) respectively the oddth and even-numbered block (BL1 and BL3 -- BL37) -- and (BL2 and BL4 -- BL38) RC1 respectively read to a data line (DL1-DL38) and RC2 It must equip.

[0031] Therefore, reading the data of the odd-numbered block (BL1 and BL3 -- BL37) in the 1st read-out circuit (RC1), and reading read-out and the data of the even-numbered block (BL2 and BL4 -- BL38) in the 2nd read-out circuit (RC2) will read exact data.

[0032]

[Problem(s) to be Solved by the Invention] Meander of drawing 3 Although generating of the parasitism capacitance by the crossover between data lines (DL) (DL) could be prevented, the crossover (e part) between a gate address line (GAL) and a data line (DL) still existed, the noise generated it in the data signal, and data read-out time amount was superfluously delayed by the linear image sensor of structure.

[0033] Moreover, since a part of charge which the parasitism capacitance of the crossover (f part) between a photodiode reverse bias impression line (PBL) and data (DL) exists, and is transmitted to a read-out circuit through a data line was absorbed, data became incorrectness and there was a trouble which a noise generates.

[0034] On the other hand, although the parasitism capacitance by the crossover (g part) between a photodiode reverse bias impression line (PBL) and a gate address impression line (GAL) exists, a data line (DL) is not directly affected like [this parasitism capacitance] the parasitism capacitance between said gate address lines (GAL).

[0035] Especially such Meander By the linear image sensor of a method, since all data lines (DL1-DL38) pass through between unit cells, the light-receiving area which the magnitude of the photodiode arranged in a pitch fixed on a semi-conductor substrate is made to decrease, and corresponds to the effective area (Effective area) of an image sensor will decrease.

[0036] Therefore, it not only reduces the quality of a component, but there was an inapplicable trouble in the image sensor for high resolutions (Higf resolution).

[0037] The object of this invention is to offer the high-definition contact image sensor from which the crossover between the data metal lines generated with the matrix circuit system which has been a problem in the linear-contact image sensor, and the crossover between a data metal line and other data metal lines were

removed.

[0038]

[Means for Solving the Problem] The unit cell of the plurality for image recognition which this invention has a switching means and an optical sensing means respectively, and is classified with two or more blocks in order to attain the above-mentioned object, The actuation circuit which generates two or more bias, and two or more common lines which impress each bias to the unit cell to which it corresponds within each block, It is characterized by having the read-out circuit which reads the data impressed through two or more data lines which transmit the data outputted from the unit cell to which bias was impressed, and said two or more data lines.

[0039]

[Example] Hereafter, the example of this invention is explained with reference to a screen. Drawing 4 is the circuit diagram of the linear image sensor of the non--clo SHINGU metal line method of this invention.

[0040] The module of the linear image sensor of the non--clo SHINGU metal line method of this invention has m blocks for recognizing a document image. These m blocks consist of n unit cells which consist of switching elements and couple(d) light-transforming elements respectively.

[0041] Moreover, the image sensor of this invention has n common lines (CL1-CLn) which **** in the unit cell of each block. This common line is connected with the anode of the optoelectric transducer of the gate of the switching element of an applicable unit cell, and the unit cell in front of an applicable unit cell in each (CL1-CLn). For example, the i-th common line (CLi) is the i-th gate of the switching element of unit-cell UCx.i (here, x is arbitrary) of each block, and UCx.i-1. It connects with the anode of an optoelectric transducer.

[0042] this time -- CL1 **** -- UCx.1 A switching element and UCx.n It connects with an optoelectric transducer.

[0043] Moreover, the image sensor of this invention has the actuation circuit which carries out sequential impression of the driver voltage (G1-Gn) of a switching element, after impressing a reverse bias electrical potential difference to the unit cell of each block through said common line. And the drain of all switching elements is connected according to each block, and, as for nothing and the data line according to each block, the data line is connected with the read-out circuit.

[0044] Here, actuation of this invention is explained with reference to drawing 4 . Each terminal (G1/VPD.n-Gn/VPD.n-1) of an actuation circuit is respectively connected with the common line (CL1-CLn), and each common line is connected with the anode of the optoelectric transducer of the gate of the switching element of an applicable unit cell, and the unit cell before an applicable unit cell (preceeding).

[0045] At this time, the whole (G1/VPD.n-Gn/VPD.n-1) of each terminal of an actuation circuit generates a reverse bias electrical potential difference.

[0046] Therefore, an optoelectric transducer accumulates the photograph charge (photo charge) which ***** in the light by which the unit cell of each block is received.

[0047] If the applicable common line (CL1) of each block of the driver voltage of a switching element which has a predetermined value with G1 / VPD.n terminal of an actuation circuit impresses at this time The switching element (TRx.1) of the applicable unit cell of each block serves as ON. The photograph charge (photo charge) accumulated by the optoelectric transducer (PGx.1) of an applicable unit cell is respectively transmitted to an applicable data line (DL1-DLn) through a switching element (TRx.1).

[0048] Moreover, the optoelectric transducer of the unit cell before the applicable unit cell (preceeding) of each block is G1. An OFF state is maintained while being impressed.

[0049] Henceforth, CL2-CLn Sequential impression of the driver voltage (G2-Gn) of a switching element is carried out, and image data is transmitted to a read-out circuit by the above approaches.

[0050] At this time, it sets to a diode reverse bias electrical potential difference (VPD.1-VPD.n) and switching element driver voltage (G1-Gn). There is no semantics it is supposed that each subscript is for classifying each unit cell of each block, and each reverse bias electrical potential differences differ in ** (also in the case of the driver voltage (G1-Gn) of a switching element, it is the same.). Drawing 8 is a timing chart explaining actuation of i-th unit cell UCx.i (x is 1-m) of each block.

[0051] UCx.i An optoelectric transducer (PDx.1) accumulates the photograph charge which ***** in incident light, while a reverse bias electrical potential difference is impressed.

[0052] Here, tst is time amount accumulated in photograph charge (refer to drawing 8 (A)).

[0053] If switching element driver voltage occurs in the terminal of Gi/VPD.i-1 of an actuation circuit at this time, driver voltage (Gi) is between the time amount to which it is impressed by the gate of the switching element (TRi) of the i-th unit cell (UCx.i) of each block through an applicable common line (CLi), and said

driver voltage (G_i) is impressed, and TR_i . It drives (refer to drawing 8 (B)). Consequently, said photograph charge is transported to Cst of a read-out circuit (refer to drawing 8 (D)).

[0054] At this time, it is t_{trans} . Said TR_i The time amount to drive, i.e., the time amount by which said photograph charge is transported to Cst , is meant.

[0055] Then, the switch ($SW\ 1.x$) of a read-out circuit serves as ON, and the charge accumulated in Cst , i.e., an image data, will be led (refer to drawing 8 (E) and (F)).

[0056] Henceforth, it switches off ($SW\ 1.x$), and if switch ($SW\ 2.x$) is turned on, the discharge (discharge) of the residual charge will be carried out (refer to drawing 8 (G)).

[0057] Subsequently, it switches off ($SW\ 2.x$), a switch ($SW\ 1.x$) serves as ON further, and noise data are led.

[0058] Since a noise is contained at the time of the 1st data lead, this is for leading only a noise independently, reducing the 2nd noise lead in the 1st data lead, and obtaining a pure image data.

[0059] Henceforth, it is t_{trans} to the switching element ($TR_{x.i+1}$) of the $i+1$ st unit cells of each block. Switching element driver voltage (G_{i+1}) is impressed between time amount. At this time, after carrying out raw [of the charge accumulated immediately before], switching element driver voltage (G_{i+1}) exerts a very small change on the photoelectrical load accumulated in the optoelectric transducer (PD_i) of the i -th unit cell of each block.

[0060] Then, $CL\ 1+1$ It is PD_i if a reverse bias electrical potential difference begins to be impressed. It is begun to accumulate photograph charge so that it may **** in incident light (refer to drawing 8 (A) and (C)).

[0061] However, since charge transfer time (T_{trans}) is a short time by which a photodiode (PD) is disregarded compared with the time amount (T_{st}) which accumulates such photograph charge, the event of such a very small change is immediately after carrying out data lead-out of the i -th unit cell, and it does not depend on the charge storage time (t_{st}) for the amount of the photograph charge accumulated in a photodiode (PD). Since it is dependent on the wavelength and the strength of light which carry out incidence to a photodiode (PD), the i -th data are not affected at all.

[0062] Drawing 5 is a layout block diagram to the unit cell of a block of the arbitration of drawing 4. Drawing 5 is explained with reference to drawing 4. As shown in drawing 4, the i -th common line (CL_i) is connected with the gate of the i -th switching element (TFT), and the $i-1$ st optoelectric transducers (photodiode).

[0063] therefore, the inside of drawing 5 and the common line CL_i ** -- if it says -- this CL_i the connected middle photodiode -- the $i-1$ st photodiodes, PD_{i-1} [i.e.,], it will be .

[0064] This PD_{i-1} As shown in drawing 4, it is the $i-1$ st switching elements, TR_{i-1} [i.e.,], which were connected with the lower metal electrode (50). It is the source (60).

[0065] Moreover, said PD_i An up ITO transparent electrode (70) is minded and it is CL_i . i -th connected TR , i.e., TR_i , It is the gate (80).

[0066] Drawing 6 shows the A-A' line cross section of drawing 5. As for drawing 6, the up ITO transparent electrode (70) of a photodiode (PD_{i-1}) is connected with that with which the lower metal electrode (50) of a photodiode (PD_{i-1}) is connected for the source (60) of a switching element (TFT) (TR_{i-1}), and a common line (CL_i).

[0067] Drawing 7 shows the A-A" line cross section of drawing 5. As for drawing 7, the up ITO transparent electrode (70) of a photodiode (PD_{i-1}) is mutually connected with that by which the gate electrode (80) of TFT (TR_i) of one unit cell was connected with the up ITO transparent electrode (70) of the photodiode (PD_{i-1}) of a former unit cell (UC_{i-1}), and a common line (CL_i).

[0068]

[Effect of the Invention] According to this invention, the following effectiveness is acquired as explained above.

[0069] In the TFT contact image sensor of the matrix wiring method which consists of existing thin film devices By removing the crossover between difficult data lines, and the crossover part between a data line and other metal lines depending on a matrix Cairo wiring method Noise generating by the parasitism capacitance formed in such a crossover part can be removed, and delay of unnecessary read-out time amount can be reduced, and, thereby, it is effective in the ability to obtain a high-definition contact image sensor.

[Translation done.]

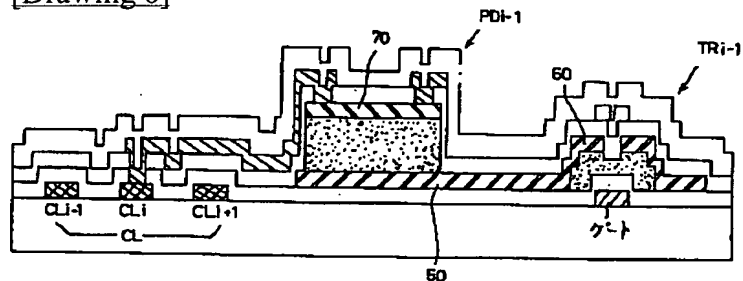
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

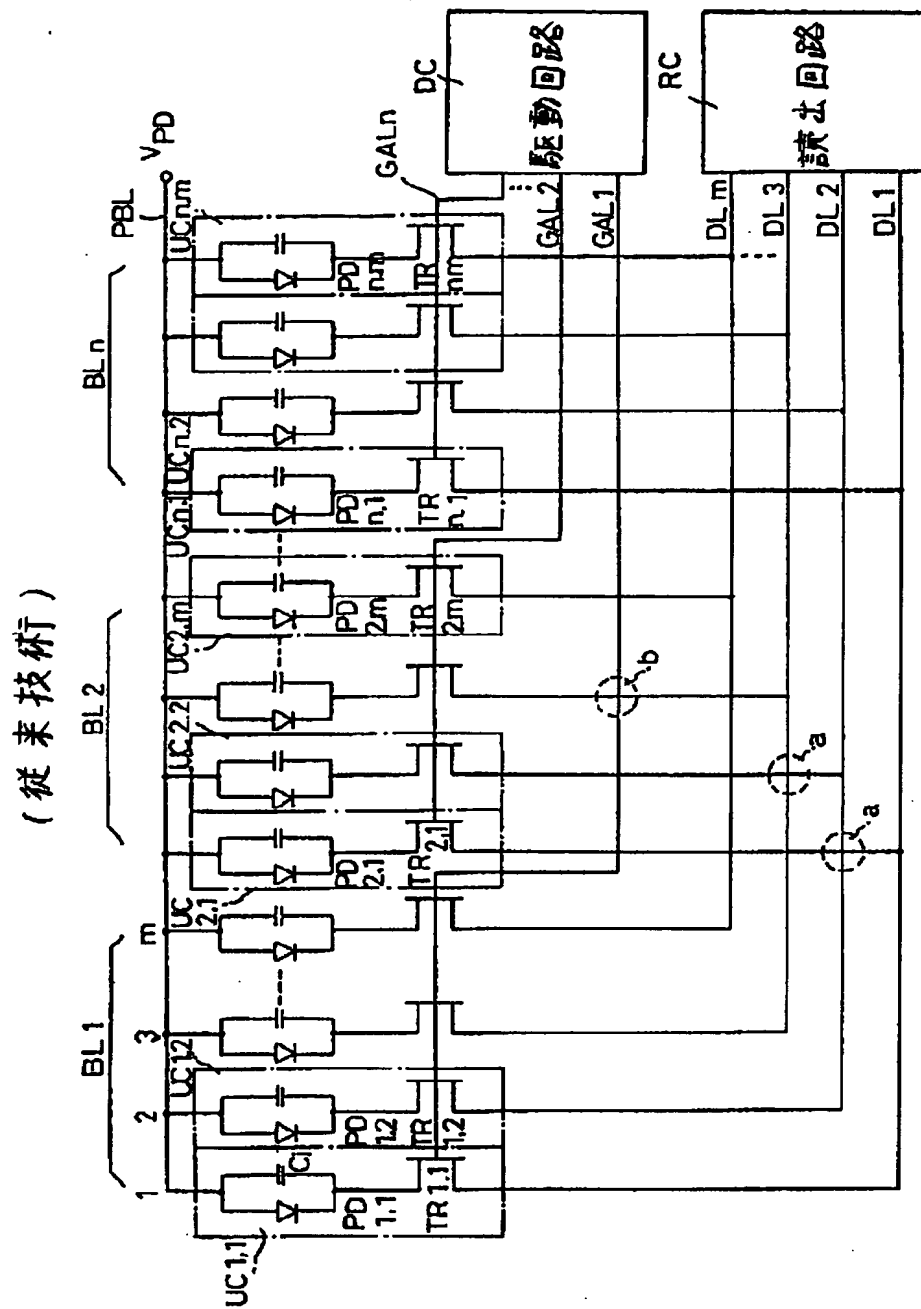
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

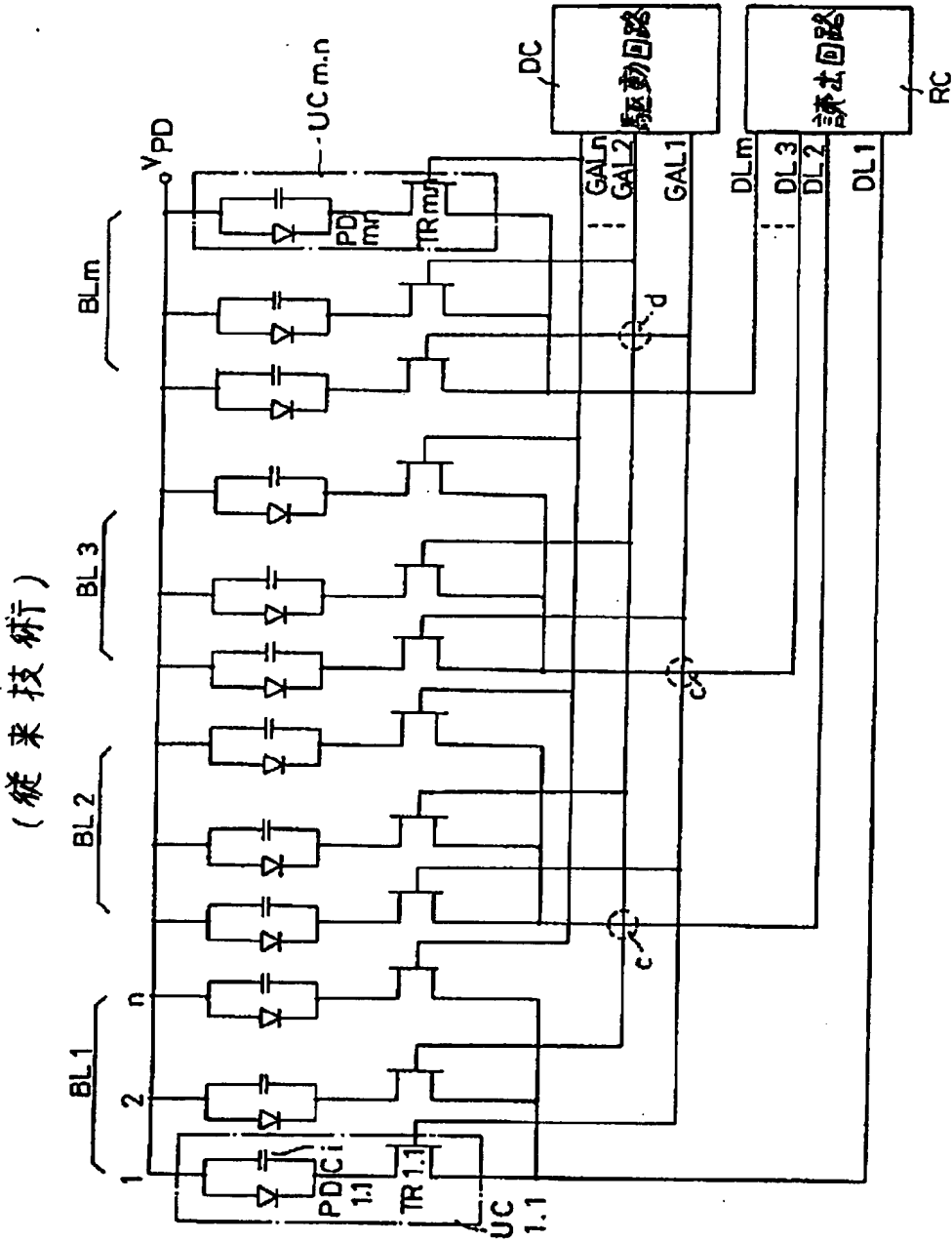
[Drawing 6]



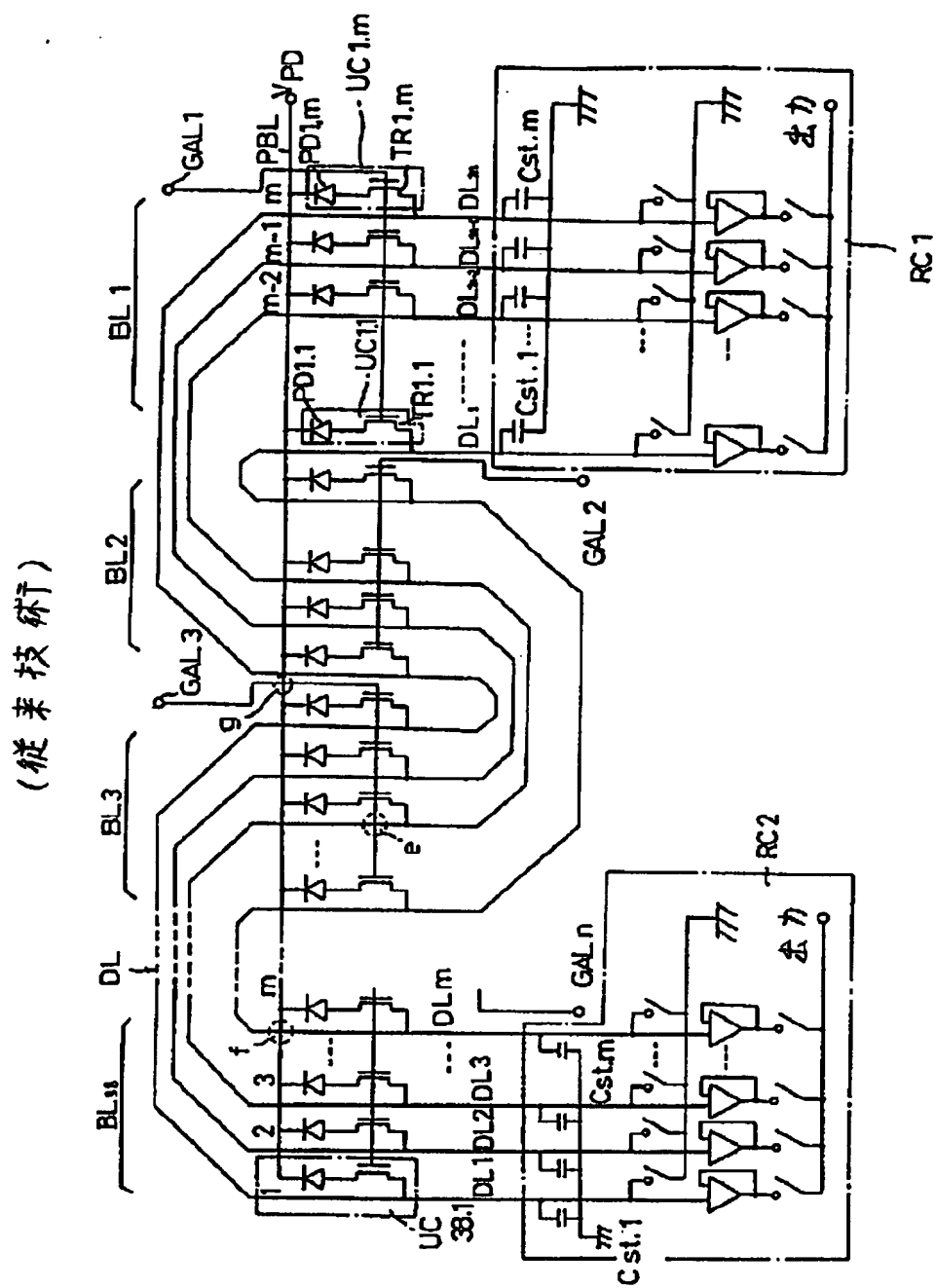
[Drawing 1]



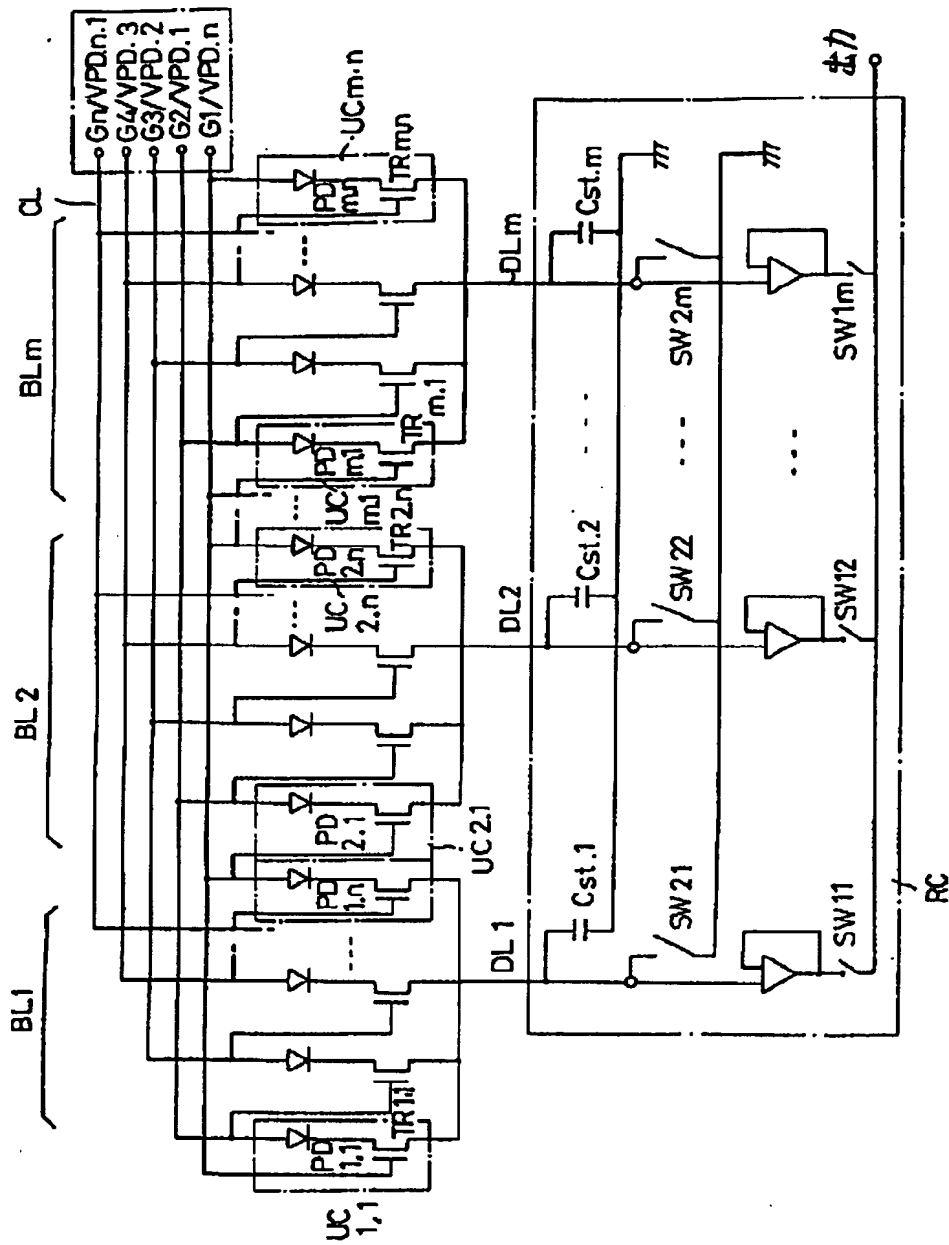
[Drawing 2]



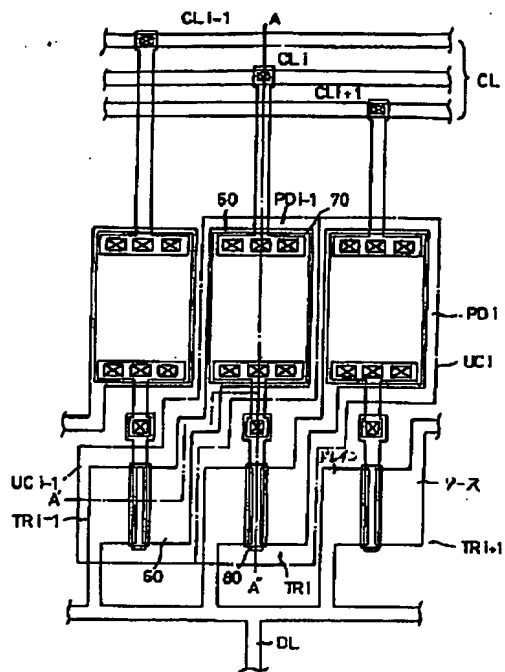
[Drawing 3]



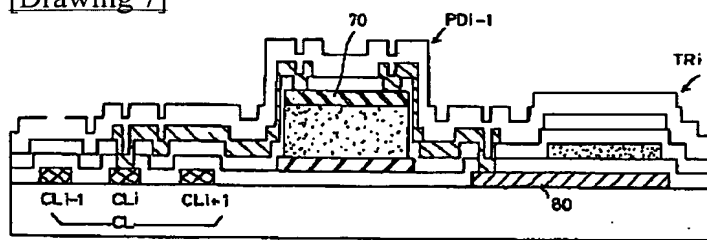
[Drawing 4]



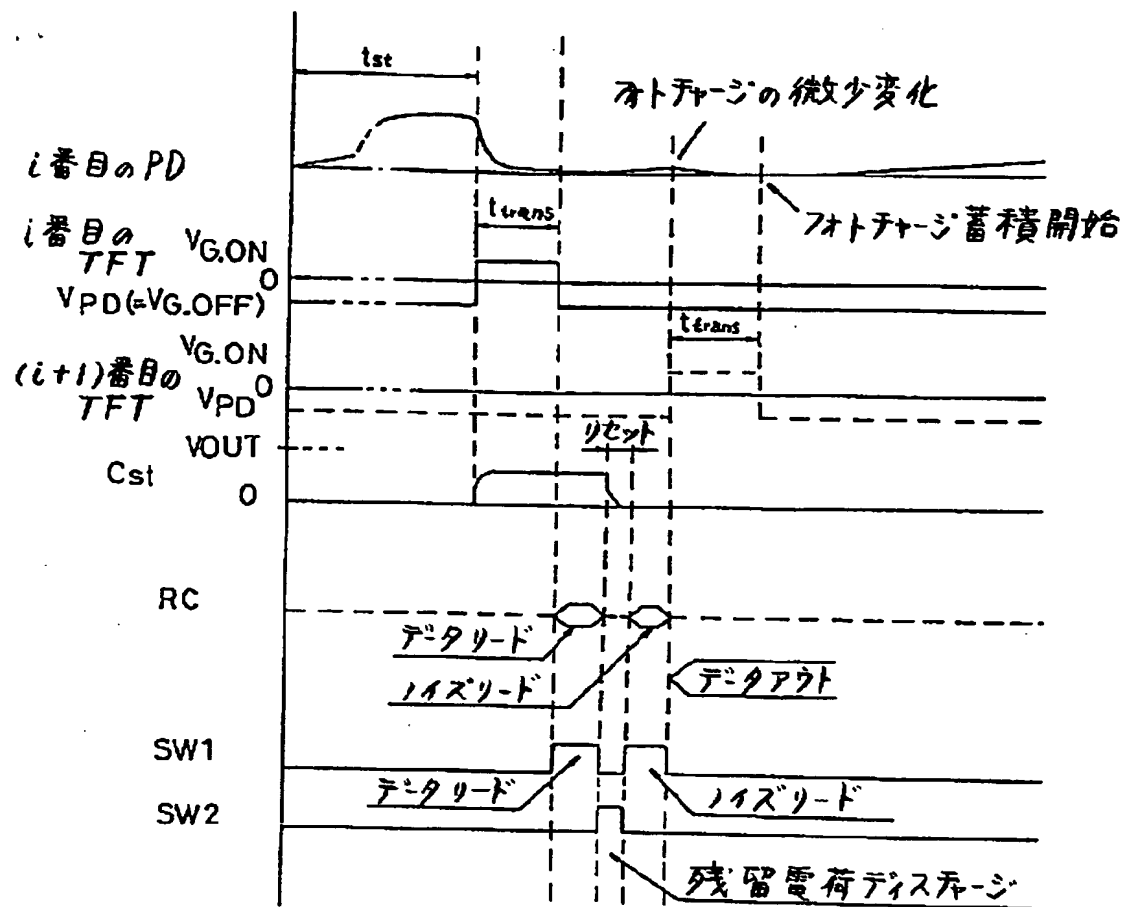
[Drawing 5]



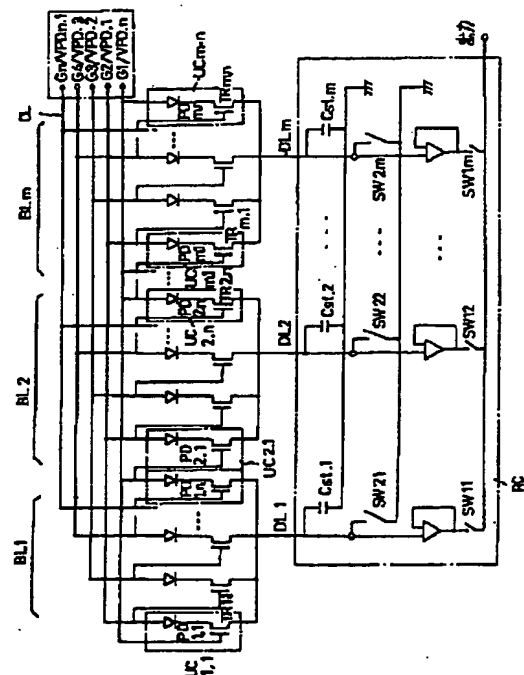
[Drawing 7]



[Drawing 8]



[Translation done.]



(2)

1

【特許請求の範囲】

【請求項1】 各々、1つのスイッチング素子と1つの光電変換素子とからなる複数のユニットセルを含み、光を受けてイメージデータと変換する複数のブロックと、各ブロック毎に1つの共通ラインが複数のユニットセル中、該当するユニットセルのスイッチング手段と前記該当するユニットセルの以前のユニットセルの光電変換素子に連結される複数の共通ラインと、前記複数の共通ラインに前記光電変換素子の駆動電圧を印加しながら、順次に各々の複数の共通ラインに前記スイッチング素子の駆動電圧を所定時間のまま印加する駆動回路と、前記スイッチング素子が駆動される時、このスイッチング素子に該当する光電変換素子から出力される映像データを電送するブロック別データラインと、前記ブロック別データラインを介して伝達されるデータを読み出す読出回路と、を備えたことを特徴とするコンタクト映像センサのモジュール。

【請求項2】 光電変換素子は、フォトダイオードであることを特徴とする請求項1記載のコンタクト映像センサのモジュール。

【請求項3】 スwitching素子は、TFTであることを特徴とする請求項1記載のコンタクト映像センサのモジュール。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ファクシミリまたはパーソナルコンピュータなどにおける文書上の文字や画像を読み出すコンタクト映像センサのモジュール(Contact image sensormodule)に関し、特に、マトリックス回路配線方式の難点であるメタルライン間のクロスオーバー(cross over)を完全に除去した高画質(High quality)のコンタクト映像センサのモジュールに関する。

【0002】

【従来の技術】 一般に、コンタクト映像センサは、主にファクシミリにおいて文書内容を送受信する場合、文書上の文字や画像を感知するために使用されるデバイスで、どの位速い信号処理時間でノイズがない正確な信号を出力できるかによってその性能が左右される。

【0003】 近年、情報化時代に応じた集中的な開発がなされている薄膜素子で構成されるマトリックス配線方式のリニアコンタクト映像センサは、1つのリードアウト(Read Out)用ICだけでデータをリードすることができ、コンパクトなシステムが作れるので、センサのコスト節減ができ、かつスループットの向上ができた。

図1は、従来、主に使用された並列リードアウト(Parallel read out)方式のリニア映像センサの回路図である。

【0004】 符号UCは、単位セルで、文書から反射さ

2

れて入る光を受けて光電荷(Photo charge)を発生させるための光感知手段であるフォトダイオード(PD)と、この前記フォトダイオード(PD)で発生した光電荷を通過させるためのスイッチング手段である薄膜トランジスタ(Thin Film Transister:TFT)(TR)とからなる。単位セル(UC)において符号C_iは、フォトダイオード(PD)の内部キャパシタンス(capacitance)を等価回路的に示したものである。

【0005】 並列リードアウト方式のリニア映像センサは、各々m個の単位セル(UC₁—UC_m)を有する、連続的に線形配列された画像認識用複数のブロック(BL₁—BL_n)と、各ゲートアドレスラインが前記複数のブロック(BL₁—BL_n)中、対応するブロックを構成するm個の単位セル(UC₁—UC_m)のm個のTFT(TR₁—TR_m)の共通接続されたゲートに連結される、駆動回路(DC)から発生されたバイアスをその対応するブロックに印加するための複数のゲートアドレスライン(GAL₁—GAL_n)と、各データラインが各ブロックのn個の単位セル(UC₁—UC_m)のTFT(TR₁—TR_m)のドレイン端子に各々連結される。複数のブロック(BL₁—BL_n)中該当ブロックから同時に出力されるデータを読出回路(RC)に電送するための複数のデータライン(DL₁—DL_m)とからなる。

【0006】 上述の従来構造のコンタクト映像センサは、複数のブロック(BL₁—BL_n)の複数の単位セル(UC_{1.1}—UC_{n.m})のフォトダイオード(PD)は、文書から反射される光を感知して光電荷を発生する。この時、駆動回路(DC)から発生された複数のゲートアドレスライン(GAL₁—GAL_n)中、1つの該当ゲートアドレスラインを介して複数のブロック(BL₁—BL_n)中、該当ブロックに印加される。

【0007】 したがって、例えば、i番目のブロックにゲートバイアスが印加されると、i番目のブロック(BL_i)のm個の単位セル(UC_{i.1}—UC_{i.m})が同時にアドレスされ、1つのブロック(BL_i)からm個のデータが並列に出力され、m個のデータライン(DL₁—DL_m)を介して読出回路(RC)に電送され、読出回路(RC)はデータライン(DL₁—DL_m)を介して入力されるデータを処理する。

【0008】 図1を参照すれば、フォトダイオード逆バイアス(V_{pp})がブロックの区分がなく1つのフォトダイオード逆バイアス印加ライン(PBL)を介してn個のブロックに同時に印加される。

【0009】 したがって、n個のブロック(BL₁—BL_n)を構成する複数の単位セル(UC_{1.1}—UC_{n.m})のフォトダイオード(PD_{1.1}—PD_{n.m})は、全ての逆バイアス(V_{pp})が印加されておるので、フォトダイオード(PD_{1.1}—PD_{n.m})は文書から反射される光の強さにより光電荷を発生し、光電荷による

(3)

3

純粋な光電流のみを出力する。

【0010】図1の並列リードアウト方式のリニア映像センサは、映像センサにおいて、データライン(DL)間のクロスオーバー(a部分)が生じ、このようなクロスオーバーによる寄生キャパシタンスによってデータライン間のクロストーク(crosstalk:漏話)およびリーク(leak)原因になり、データ信号の歪曲およびノイズが発生され、これにより正確なデータが得られないという問題点があった。

【0011】また、ゲートアドレスライン(GAL)とデータライン(DL)の間のクロスオーバー(b部分)が発生して寄生キャパシタンスが存在することとなる。

【0012】ゲートアドレスライン(GAL)とデータライン(DL)間のクロスオーバーによる寄生キャパシタンスは、データ信号電荷の中、一部がデータラインを介して読出回路へ伝達される途中吸収されて出力データが不正確になる。

【0013】しかも、このような中間で吸収された電荷を、さらに放電させて読出回路(RC)へ伝達させるためには、ゲートバイアスがオフされた後、一定の電荷伝達時間(Charge transfer time)を必要とするので、不必要なデータ読出時間(Data read out time)がかかる問題点があった。

【0014】図2は、従来の選択的リードアウト方式のリニア映像センサ回路図である。

【0015】図2の選択的なリードアウト(Alternative Read out)方式のリニア映像センサは、図1の並列リードアウト方式のリニア映像センサにおいて発生される問題点を改善させたセンサである。

【0016】図2の映像センサは、単位セル(UC)が光感知用フォトダイオード(PD)およびスイッチング用TFT(TR)からなり、n個の単位セル($UC_1 - UC_n$)を有するm個のブロック($BL_1 - BL_m$)が連続的に線形配列された構造を有する。

【0017】図2のリニア映像センサは、各ブロック($BL_1 - BL_m$)のn個の単位セル($UC_1 - UC_n$)に対応するn個のゲートアドレスライン($GAL_1 - GAL_n$)を有し、各ブロック($BL_1 - BL_m$)に対応するm個のデータライン($DL_1 - DL_m$)を有する。すなわち、各ブロック($BL_1 - BL_m$)において、i番目に配列された単位セル($UC_{i,1} - UC_{m,i}$)のTFT($TR_{i,1} - TR_{m,i}$)のゲート電極が共通接続されてn個のゲートアドレスライン($GAL_1 - GAL_n$)中、該当するゲートアドレスライン(GAL_i)に連結され、各ブロック毎にn個の単位セルのTFTのドレイン電極が共通接続され、m個のデータライン($DL_1 - DL_m$)中、該当データラインに連結される。

【0018】このような構造の映像センサは、m個のブロック($BL_1 - BL_m$)を構成する複数の単位セル

4

($UC_{1,1} - UC_{m,n}$)のフォトダイオード($PD_{1,1} - PD_{m,n}$)が文書から反射される光を感知して光電荷を発生する。駆動回路(DC)により複数のゲートアドレスライン($GAL_1 - GAL_n$)中、1つのゲートアドレスラインが選択され、この選択されたゲートアドレスラインに対応する各ブロックの単位セルのTFTがオンされる。

【0019】したがって、前記選択されたゲートアドレスラインに対応する各ブロックの単位セルからデータが出力されるので、各ブロック当たり1つのデータが選択的に出力され、選択的に出力されたデータが各データライン($DL_1 - DL_m$)を介して読出回路(RC)に印加されて処理される。

【0020】一方、図2の映像センサにおいてもフォトダイオード逆バイアス(V_{PD})が1つのフォトダイオード逆バイアス印加ライン(PBL)を介してブロックの区分がなくて全ての単位セル($UC_{1,1} - UC_{m,n}$)のフォトダイオード($PD_{1,1} - PD_{m,n}$)に共通に印加される。

【0021】図2の一映像センサは、各ブロック($BL_1 - BL_m$)を構成するn個の単位セル($UC_1 - UC_n$)中、1つの選択されたゲートアドレスライン(GAL_i)に対応する各ブロック当たりのi番目の単位セル($UC_{1,i} - UC_{n,i}$)からデータが出力され、各ブロックから出力されるデータが各ブロックのデータラインを介して出力されるので、図1のようなデータライン(DL)間のクロスオーバー(a部分)が発生しないので、これによる寄生キャパシタンスは存在しない。

【0022】しかし、図1と同様に、データライン(DL)とゲートアドレスライン(GAL)間のクロスオーバー(図2のc部分)による寄生キャパシタンスが依然として存在してデータ信号にノイズが発生し、不必要なデータの読出時間に遅延が招来する。

【0023】一方、図1とは相異なり、ゲートアドレスライン(GAL)間のクロスオーバー(図2d'部分)による寄生キャパシタンスが形成される。この寄生キャパシタンスはデータライン(DL)とは直接的に関連がなく、短絡(Short failure)発生がないだけデータ信号には影響がない。

【0024】図3は従来のMeanderライン方式のリニア映像センサの回路図である。Meanderライン方式のリニア映像センサは、m個の単位セル($UC_1 - UC_m$)のTFT($TR_1 - TR_m$)のゲートに共通接続され、1つのゲートアドレスライン(GAL)に接続される。

【0025】したがって、1つのブロック当たり1つのゲートアドレスライン(GAL)が連結されるので38個のゲートアドレスライン($GAL_1 - GAL_{38}$)で構成され、各ブロック(BL)を単位としてm個の単位セル($UC_1 - UC_m$)が同時にアドレスされる。

(4)

5

【0026】他方、38個のブロック ($BL_1 - BL_{38}$) を各々構成する m 個の単位セル ($UC_{1.1} - UC_{38.m}$) 中で、1つのブロック当り1つの単位セルが選択されて38個の単位セル (UC) のTFT (TR) のドレイン端子が共通接続され1つのデータライン (DL) を形成する。

【0027】図3を参照すれば、Meander 構造のリニア映像センサは、2ブロック毎に同一位置に配列されている単位セルのTFTのドレイン端子が連結されてMeander構造の1つのデータライン (DL) を形成し、1つのデータラインを形成する方法は、例えば第1データライン (DL_1) は第1ブロック (BL_1) においては第1単位セル ($UC_{1.1}$) のTFT ($TR_{1.1}$)、第2ブロック (BL_2) においては第 m 単位セル ($UC_{2.m}$) のTFT ($TR_{2.m}$) …第3ブロック (BL_{37}) においては第1単位セル ($UC_{37.1}$) のTFT ($TR_{37.1}$) および第38ブロック (BL_{38}) においては第 m 単位セル ($UC_{38.m}$) TFT ($TR_{38.m}$) のドレイン端子が順次連結されてMeander 構造のデータラインを形成する。

【0028】一方、各ブロック (BL) を基準として見ると、38個のブロック ($BL_1 - BL_{38}$) を各々構成する m 個の単位セル ($UC_{1.1} - UC_{38.m}$) のドレイン端子が m 個のデータライン ($DL_1 - DL_m$) に各々連結される。例えば、第1ブロック (BL_1) では第1単位セル ($UC_{1.1}$) に第1データライン (DL_1) が、第2単位セル ($UC_{1.2}$) では第2データライン (DL_2) が…第 $m-1$ 単位セル ($UC_{1.m-1}$) に第 $m-1$ データライン (DL_{m-1}) および第 m 単位セル ($UC_{1.m}$) に第 m データライン (DL_m) が各々連結され、第2ブロック (BL_2) では第1ブロックとは逆順序で第1単位セル ($UC_{2.1}$) に第 m データライン (DL_m) が、第2単位セル ($UC_{2.2}$) に第 $m-1$ データライン (DL_{m-1}) …第 $m-1$ 単位セル ($UC_{2.m-1}$) は第2データライン (DL_2) および第 m 単位セル ($UC_{2.m}$) は第1データライン (DL_1) に各々連結される。

【0029】換言すれば、奇数番目のブロック ($BL_1, BL_3 \dots BL_{37}$) では、データライン ($DL_1 - DL_m$) と単位セル ($UC_1 - UC_m$) が順次連結され、偶数番目のブロック ($BL_2, BL_4 \dots BL_{38}$) では、データライン ($DL_1 - DL_m$) と単位セル ($UC_{1.1} - UC_{m.1}$) が逆順に連結される。

【0030】したがって、奇数番目および偶数番目のブロック ($BL_1, BL_3 \dots BL_{37}$) ($BL_2, BL_4 \dots BL_{38}$) のデータを各々読出しするために、奇数番目および偶数番目のブロック ($BL_1, BL_3 \dots BL_{37}$) および ($BL_2, BL_4 \dots BL_{38}$) のデータライン ($DL_1 - DL_{38}$) に各々読出される RC_1, RC_2 を装着しなければならない。

【0031】したがって、奇数番目のブロック ($BL_1, BL_3 \dots BL_{37}$) のデータは、第1読出回路 (R

6

C_1) で読出し、偶数番目のブロック ($BL_2, BL_4 \dots BL_{38}$) のデータは、第2読出回路 (RC_2) で読出すことが正確なデータを読出すこととなる。

【0032】

【発明が解決しようとする課題】図3のMeander 構造のリニア映像センサでは、データライン (DL) とデータライン (DL) 間のクロスオーバーによる寄生キャパシタンスの発生は防止できるが、ゲートアドレスライン (GAL) とデータライン (DL) 間のクロスオーバー (e 部分) は依然として存在してデータ信号にノイズが発生し、データ読出時間が不必要に遅延された。

【0033】またフォトダイオード逆バイアス印加ライン (PBL) とデータ (DL) 間のクロスオーバー (f 部分) の寄生キャパシタンスが存在してデータラインを介して読出回路に伝達される電荷を一部吸収してしまうので、データが不正確になり、ノイズが発生する問題点があった。

【0034】一方、フォトダイオード逆バイアス印加ライン (PBL) とゲートアドレス印加ライン (GAL) 間のクロスオーバー (g 部分) による寄生キャパシタンスが存在するが、この寄生キャパシタンスも前記ゲートアドレスライン (GAL) 間の寄生キャパシタンスと同様にデータライン (DL) には直接的に影響を及ぼさない。

【0035】特に、このようなMeander 方式のリニア映像センサでは、全てのデータライン ($DL_1 - DL_{38}$) が単位セルの間を通過するので、半導体基板上に一定のピッチで配列されるフォトダイオードの大きさを減少させることになって映像センサの実効面積 (Effective area) に該当する受光面積が減少することとなる。

【0036】したがって、素子の質を低下させるのみならず、高解像度 (High resolution) 用映像センサには適用できない問題点があった。

【0037】本発明の目的は、リニアコンタクト映像センサにおいて問題になっているマトリクス回路方式で発生されるデータメタルライン間のクロスオーバーおよびデータメタルラインと他のデータメタルライン間のクロスオーバーを除去した高画質のコンタクト映像センサを提供することにある。

【0038】

【課題を解決するための手段】上記の目的を達成するために、本発明は、各々、スイッチング手段および光感知手段を有し、複数のブロックで区分される画像認識用複数の単位セルと、複数のバイアスを発生する駆動回路と、各バイアスを各ブロック内の対応する単位セルに印加する複数の共通ラインと、バイアスが印加された単位セルから出力されるデータを電送する複数のデータラインと、前記複数のデータラインを介して印加されるデータを読み出す読出回路と、を備えたことを特徴とするものである。

(5)

7

【0039】

【実施例】以下、本発明の実施例を画面を参照して説明する。図4は本発明のノンクロッシングメタルライン方式のリニア映像センサの回路図である。

【0040】本発明のノンクロッシングメタルライン方式のリニア映像センサのモジュールは、文書画像を認識するための m 個のブロックを有する。この m 個のブロックは各々スイッチング素子とcoupleされた光変換素子とからなる n 個のユニットセルで構成される。

【0041】また、本発明の映像センサは、各ブロックのユニットセルに相応する n 個の共通ライン($CL_1 - CL_n$)を有する。この各々の共通ライン($CL_1 - CL_n$)は、該当ユニットセルのスイッチング素子のゲートおよび該当ユニットセルの直前のユニットセルの光電変換素子のアノードに連結されている。例えば、 i 番目の共通ライン(CL_i)は、各ブロックの i 番目の単位セル $UC_{x,i}$ (ここでは x は任意である)のスイッチング素子のゲートおよび $UC_{x,i-1}$ の光電変換素子のアノードに連結されている。

【0042】この時 CL_1 には $UC_{x,1}$ のスイッチング素子および $UC_{x,n}$ の光電変換素子に連結される。

【0043】また、本発明の映像センサは、前記共通ラインを介して各ブロックのユニットセルに逆バイアス電圧を印加したのち、スイッチング素子の駆動電圧($G_1 - G_n$)を順次印加する駆動回路を有する。かつ、各ブロック別に全てのスイッチング素子のドレインが連結され、データラインをなし、各ブロック別のデータラインは読出回路に連結されている。

【0044】ここで、図4を参照して本発明の動作を説明する。駆動回路の各端子($G_1 / V_{PD,n} - G_n / V_{PD,n-1}$)は、各々共通ライン($CL_1 - CL_n$)に連結されており、各共通ラインは該当ユニットセルのスイッチング素子のゲートおよび該当ユニットセルの以前(preceding)のユニットセルの光電変換素子のアノードに連結されている。

【0045】この時、駆動回路の各端子($G_1 / V_{PD,n} - G_n / V_{PD,n-1}$)は全て逆バイアス電圧を発生させる。

【0046】したがって、各ブロックのユニットセルが、光電変換素子は受光される光に相応するフォトチャージ(photo charge)を蓄積する。

【0047】このとき、駆動回路の $G_1 / V_{PD,n}$ 端子で所定値を有するスイッチング素子の駆動電圧が各ブロックの該当共通ライン(CL_1)が印加すると、各ブロックの該当ユニットセルのスイッチング素子($TR_{x,1}$)がオンとなり、該当ユニットセルの光電変換素子($PG_{x,1}$)で蓄積されたフォトチャージ(photo charge)は、スイッチング素子($TR_{x,1}$)を介して該当データライン($DL_1 - DL_n$)に各々電送される。

【0048】また各ブロックの該当ユニットセルの以前

8

(preceding)のユニットセルの光電変換素子は G_1 が印加される間にオフ状態を維持する。

【0049】以後、 $CL_2 - CL_n$ にスイッチング素子の駆動電圧($G_2 - G_n$)が順次印加されて上記のような方法により画像データが読出回路へ電送される。

【0050】この時、ダイオード逆バイアス電圧($V_{PD,1} - V_{PD,n}$)およびスイッチング素子駆動電圧($G_1 - G_n$)において、各添字は各ブロックの各ユニットセルを区分するためのものであり、各逆バイアス電圧が互に異なるとする意味はない(スイッチング素子の駆動電圧($G_1 - G_n$)の場合にも同様である。)図8は各ブロックの i 番目ユニットセル $UC_{x,i}$ (x は $1-m$)の動作を説明するタイミングチャートである。

【0051】 $UC_{x,i}$ の光電変換素子($PD_{x,1}$)は逆バイアス電圧が印加される間、入射光に相応するフォトチャージを蓄積する。

【0052】ここで、 t_{st} はフォトチャージに蓄積される時間である(図8(A)参照)。

【0053】この時、駆動回路の $G_i / V_{PD,i-1}$ の端子においてスイッチング素子駆動電圧が発生すると、駆動電圧(G_i)は該当共通ライン(CL_i)を介して各ブロックの i 番目ユニットセル($UC_{x,i}$)のスイッチング素子(TR_i)のゲートに印加され、前記駆動電圧(G_i)が印加される時間の間、 TR_i が駆動される(図8(B)参照)。この結果、前記フォトチャージが読出回路の C_{st} へ移送される(図8(D)参照)。

【0054】このとき、 t_{trans} は前記 TR_i が駆動される時間、すなわち、前記フォトチャージが C_{st} へ移送される時間を意味する。

【0055】その後、読出回路のスイッチ($SW_{1,x}$)がオンとなって C_{st} に蓄積された電荷、すなわちイメージデータをリードすることとなる(図8(E)(F)参照)。

【0056】以後、スイッチ($SW_{1,x}$)をオフし、switch($SW_{2,x}$)をonすれば残留電荷をディスチャージ(discharge)させる(図8(G)参照)。

【0057】ついでスイッチ($SW_{2,x}$)がオフされ、スイッチ($SW_{1,x}$)がさらにオンとなりノイズデータをリードする。

【0058】これは1番目のデータリード時、ノイズが含まれるので、ノイズのみを別にリードして1番目のデータリードにおいて2番目のノイズリードを減らして純粋なイメージデータを得るためである。

【0059】以後、各ブロックの $i+1$ 番目のユニットセルのスイッチング素子($TR_{x,i+1}$)に t_{trans} 時間の間、スイッチング素子駆動電圧(G_{i+1})が印加される。この時、直前に蓄積された電荷を生させた後スイッチング素子駆動電圧(G_{i+1})が各ブロックの i 番目のユニットセルの光電変換素子(PD_i)に蓄積される光電荷に微少な変化を及ぼす。

(6)

9

【0060】その後、 CL_{1+1} に逆バイアス電圧が印加され始めると、 PD_i は入射光に対応するように、フォトチャージを蓄積し始める（図8（A）（C）参照）。

【0061】しかし、電荷伝達時間 (T_{trans}) はフォトダイオード (PD) が、このようなフォトチャージを蓄積する時間 (T_{st}) に比べて無視される短時間であるので、このような微小な変化の時点が、 i 番目の単位セルのデータリードアウトされた直後であり、フォトダイオード (PD) に蓄積されるフォトチャージの量はチャージ蓄積時間 (t_{st}) に依存しない。フォトダイオード (PD) に入射する光の波長および強さに依存するので、 i 番目のデータには全く影響を及ぼさない。

【0062】図5は図4の任意のブロックの単位セルに対するレイアウト構成図である。図5を、図4を参照して説明する。図4に示すように、 i 番目の共通ライン (CL_i) は、 i 番目のスイッチング素子 (TF T) のゲートおよび $i-1$ 番目の光電変換素子 (フォトダイオード) に連結されている。

【0063】したがって、図5中、共通ライン CL_i と
 いえば、この CL_i に連結された中間のフォトダイオード
 は $i-1$ 番目のフォトダイオード、すなわち PD_{i-1}
 であろう。

【0064】このPD_{i-1}の下部メタル電極(50)に連結されたものは、図4に示すように、i-1番目のスイッチング素子、すなわちTR_{i-1}のソース(60)であろう。

【0065】また、前記PD_iの上部ITO透明電極(70)を介してCL_iに連結されたi番目のTR、すなわちTR_iのゲート(80)であろう。

【００６６】図６は図５のＡ-Ａ'線断面を示したものである。図６はスイッチング素子（ＴＦＴ）（ $T_{R_{i-1}}$ ）のソース（６０）がフォトダイオード（ PD_{i-1} ）の下部メタル電極（５０）が連結されるものと、共通ライン（ CL_i ）とフォトダイオード（ PD_{i-1} ）の上部ＩＴＯ透明電極（７０）が連結されたものである。

る。

【００６７】図７は図５のＡ－Ａ'線断面を示したものである。図７は１つのユニットセルのＴＦＴ（ TR_i ）のゲート電極（８０）が、以前のユニットセル（ UC_{i-1} ）のフォトダイオード（ PD_{i-1} ）の上部ＩＴＯ透明電極（７０）に連結されたものと、共通ライン（ CL_i ）とフォトダイオード（ PD_{i-1} ）の上部ＩＴＯ透明電極（７０）が互いに連結されたものである。

【 0 0 6 8 】

【発明の効果】以上説明したように、本発明によれば、次のような効果が得られる。

【0069】既存の薄膜デバイスで構成されるマトリックス配線方式のTFTコンタクト映像センサにおいて、マトリックスカイト配線方式によっては難しいデータライン間のクロスオーバーおよびデータラインと他のメタルライン間のクロスオーバー部分を除去することにより、このようなクロスオーバー部分で形成される寄生キャパシタンスによるノイズ発生を除去することができ、かつ不必要な読出時間の遅延を減らすことができ、これにより、高画質のコンタクト映像センサを得られる効果がある。

【図面の簡単な説明】

【図1】従来の並列リードアウト方式のリニア映像センサの回路図である。

【図２】従来の選択的リードアウト方式のリニア映像センサの回路図である。

【図3】従来のMeanderライン方式のリニア映像センサの回路図である。

【図４】本発明のノンクロッシングメタルライン方式のリニア映像センサの回路図である。

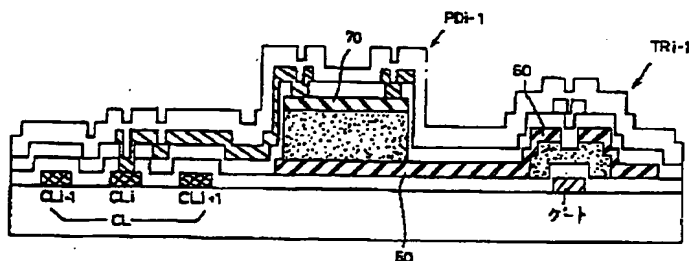
【図5】図4の単位セルの回路レイアウト構成図である。

【図6】図5のA-A'線断面図である。

【図7】図5のA-A'線断面図である。

【図 8】本発明の各ブロックの i 番目の単位セルの信号出力処理を示すタイミングチャートである。

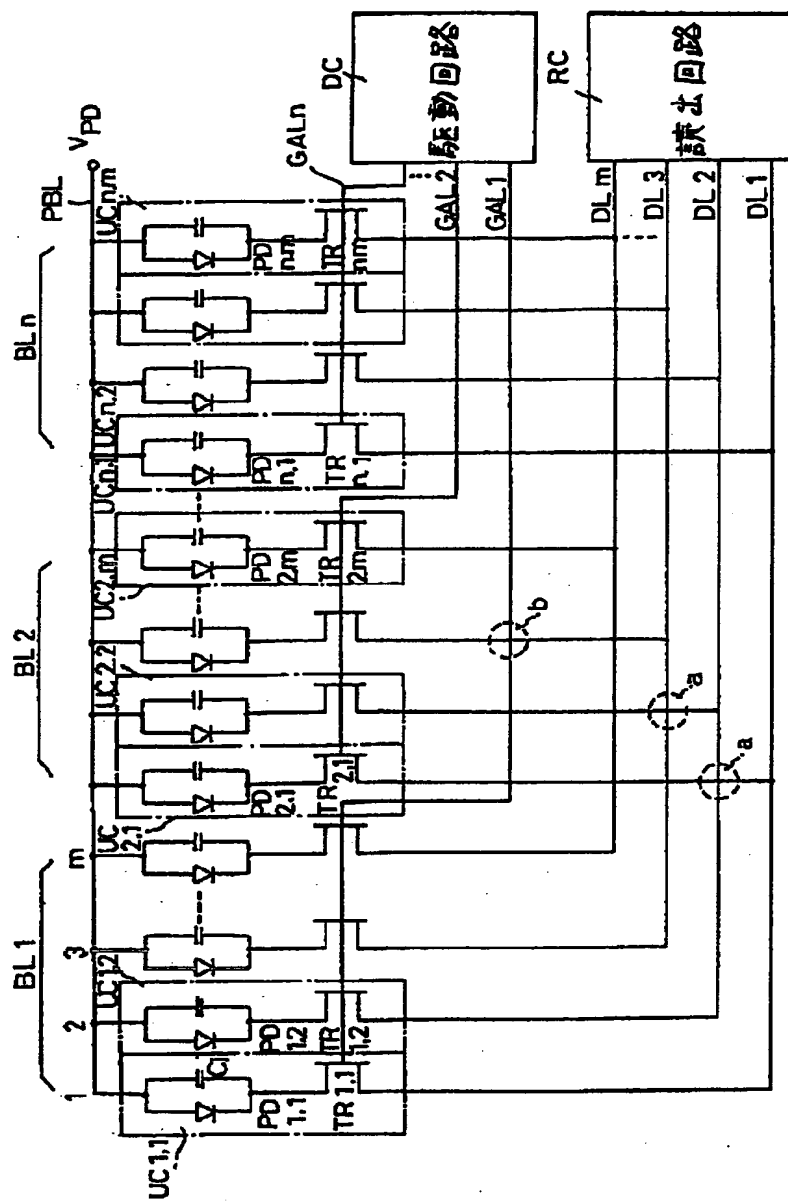
【図 6】



(7)

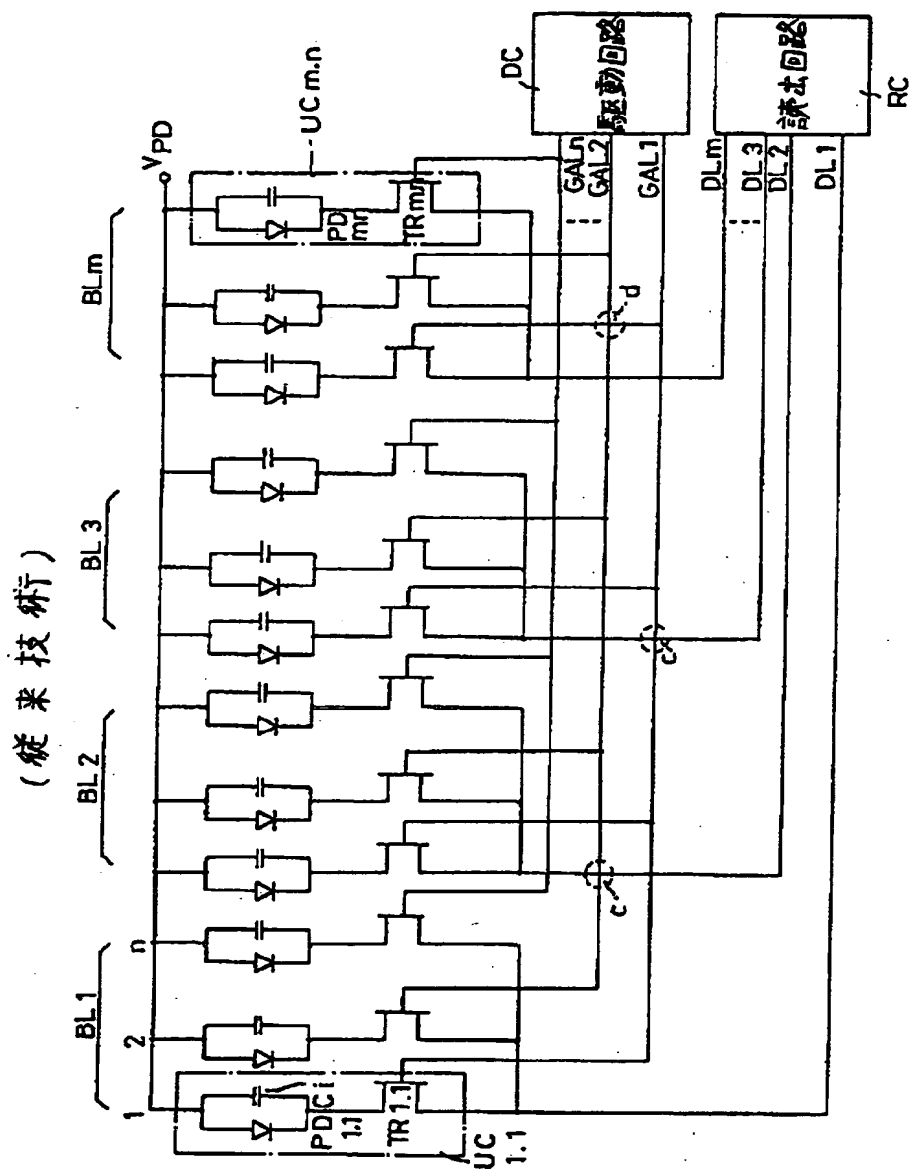
【図1】

(従来技術)



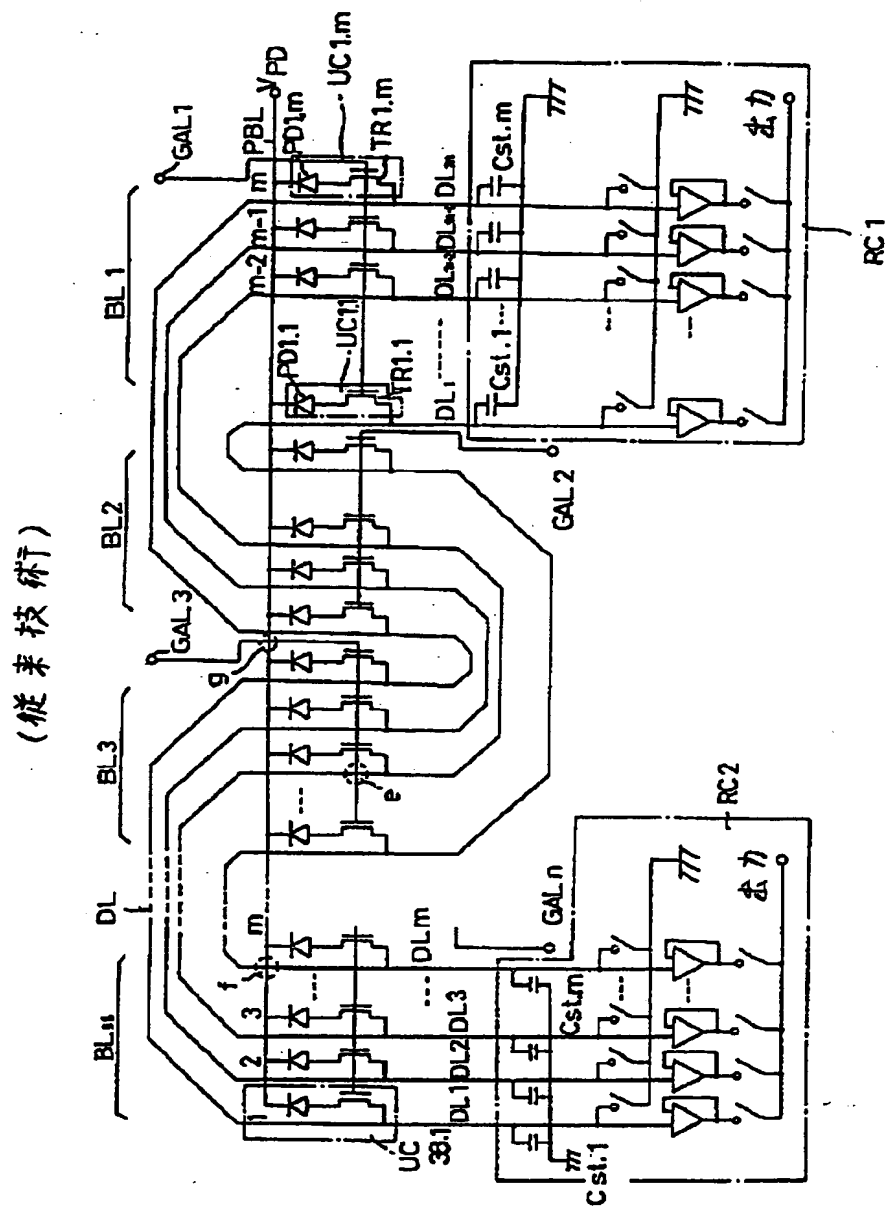
(8)

【図2】



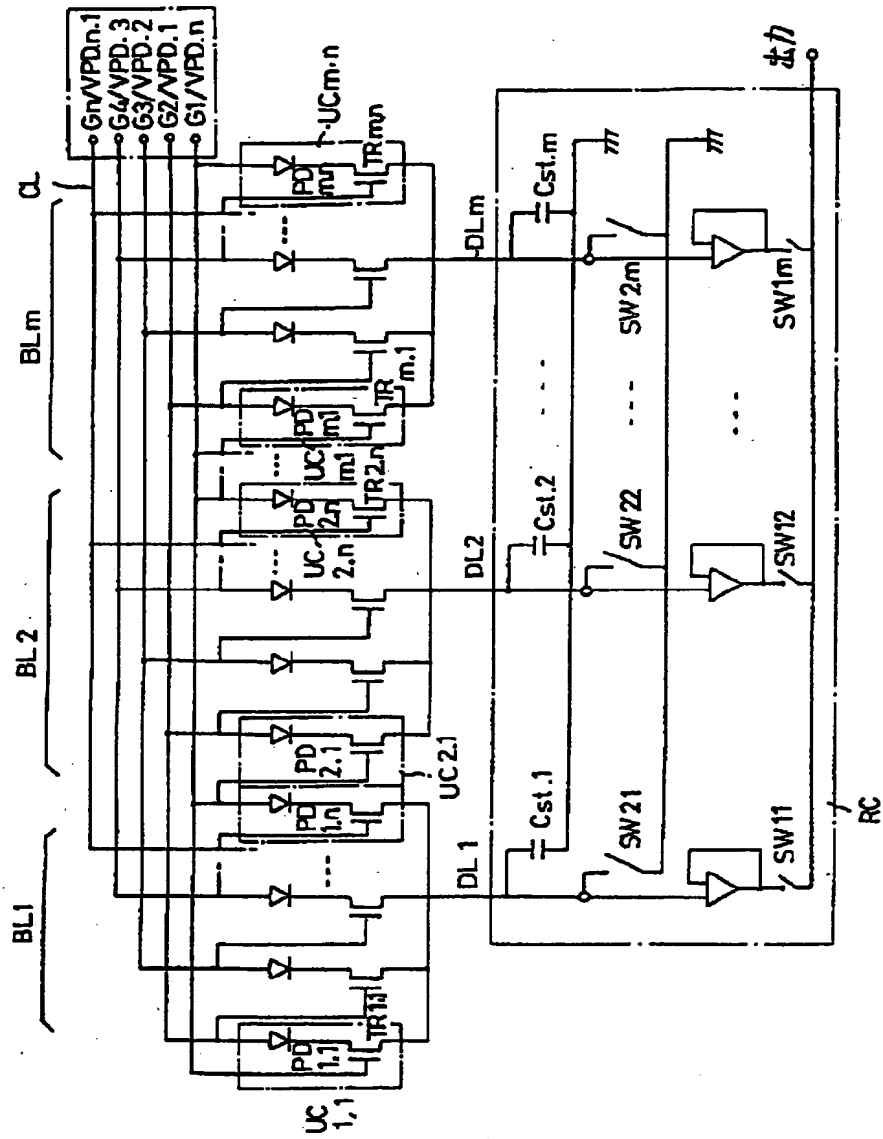
(9)

【図 3】



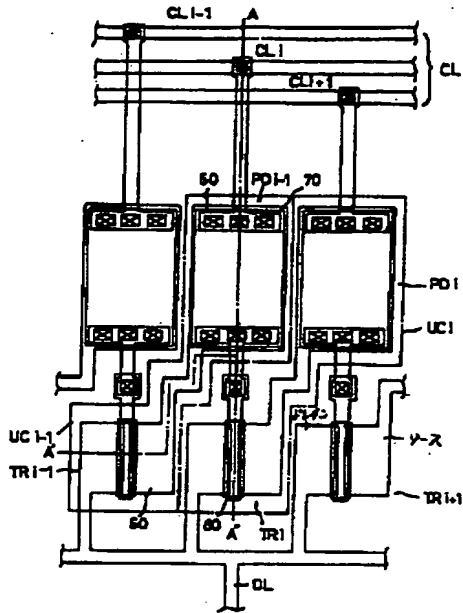
(10)

【図4】

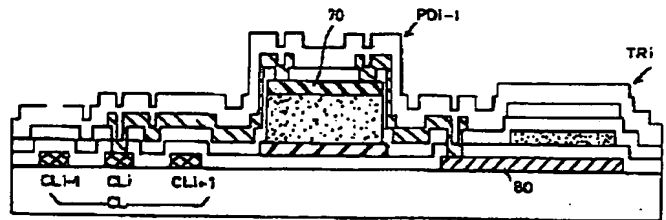


(11)

【図5】



【図7】



【図8】

